

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-186249

(43)公開日 平成11年(1999)7月9日

(51)Int.Cl.^a
H 01 L 21/31
C 23 C 16/52
H 01 L 21/205

識別記号

F I
H 01 L 21/31
C 23 C 16/52
H 01 L 21/205

E

審査請求 未請求 請求項の数4 O.L (全 8 頁)

(21)出願番号 特願平9-355428

(22)出願日 平成9年(1997)12月24日

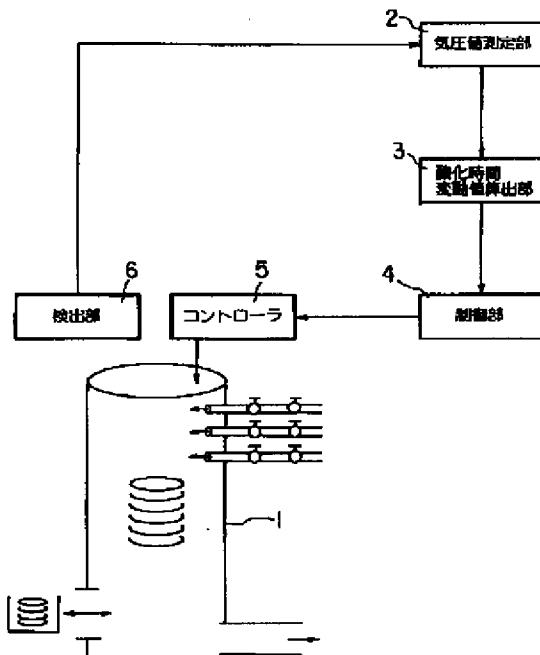
(71)出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72)発明者 西之原 一美
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内
(74)代理人 弁理士 鈴江 武彦 (外6名)

(54)【発明の名称】 半導体プロセス制御装置及び制御方法

(57)【要約】

【課題】デバイス構造変動原因を試作を行う前に検知し、安定した半導体プロセスを実現する。

【解決手段】酸化炉1の設置されたCR内の気圧値を測定する気圧値測定部2と、気圧値測定部2で測定された気圧値の変動によるデバイス構造変動を抑制する酸化時間変動値をプロセス条件に応じて与える熱処理時間変動値算出部3と、酸化炉1における熱処理において、酸化炉1内の昇温時間を経た後の熱処理時間に、前記算出された熱処理時間変動値を付加して半導体製造プロセスを制御する制御部4から構成される。



【特許請求の範囲】

【請求項1】 常圧雰囲気での熱処理により半導体装置を製造する半導体製造装置内又は該装置の設置環境の気圧値を測定する手段と、前記測定された気圧値の変動によるデバイス構造変動を抑制するための熱処理時間変動値を算出する手段と、前記半導体製造装置に予め設定された熱処理時間間に、前記算出された熱処理時間変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の経過後に付加して熱処理時間を補正する手段とを具備してなることを特徴とする半導体プロセス制御装置。

【請求項2】 前記半導体製造装置は酸化炉であり、前記熱処理は熱酸化であり、T分の酸化時間の熱酸化を行う場合、測定された気圧値が予め設定された気圧値の平均値のx%であるとき、熱処理時間変動値 ΔT を $\Delta T = T \{1 - (x/100)\} / (x/100)^2$ に基づいて与えることを特徴とする請求項1記載の半導体プロセス制御装置。

【請求項3】 前記半導体製造装置は常圧CVD装置であり、前記熱処理は常圧CVD処理であり、T分の常圧CVDを行う場合、測定された気圧値が予め設定された気圧値のx%であるとき、熱処理時間変動値 ΔT を $\Delta T = T \{1 - (x/100)\} / (x/100)$ に基づいて与えることを特徴とする請求項1記載の半導体プロセス制御装置。

【請求項4】 常圧雰囲気で熱処理する機能を備えた半導体製造装置を用いて半導体装置を製造するに際し、前記半導体製造装置内又は該装置の設置環境の気圧値を測定し、測定した気圧値に応じて該半導体製造装置に予め設定された熱処理時間に、熱処理時間の変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の経過後に付加して補正することを特徴とする半導体プロセス制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体プロセス制御装置及び制御方法に係わり、特に半導体プロセスにおいて安定した半導体デバイス構造を実現するものに関する。

【0002】

【従来の技術】近年、半導体集積回路の高集積化が進むに従って、微細半導体デバイスを構成する酸化膜厚やCVD膜厚等の微小なばらつきが回路の不正な動作を生じさせ、製品の歩留りを低下させている。

【0003】従来の半導体製造装置は、環境の気圧の影響を受けることにより熱酸化膜又は常圧CVD膜の膜厚のばらつきを生じ、半導体デバイス構造の変動による半導体回路特性の不安定性を招いていた。以下、熱酸化炉の場合を例として従来技術とその問題点を説明する。

【0004】熱酸化膜の厚さは、酸化雰囲気中の酸化ガ

ス圧、酸化温度、酸化時間等によって制御されるが、酸化ガス圧は熱酸化炉の置かれた環境の気圧の影響を受ける。即ち、環境の気圧が高い場合には酸化ガス圧も高くなり、酸化剤の密度が高くなるため酸化速度が早くなる。また、逆に環境の気圧が低い場合には酸化ガス圧は低くなり、酸化速度が遅くなる。このため、熱酸化炉において酸化時の工程制御パラメータを一定に保持して酸化を行っても、環境の気圧の変動に起因した酸化速度の変動が起こり、酸化膜厚のばらつきが生じていた。

10 【0005】図6は従来の膜厚制御の工程を説明する図である。膜厚ばらつきを抑制するためには、所定の時間間隔をおいて行われる品質チェック（以下QCと称する）において、まず酸化を行い（6.1）モニタ用ウェハを作製する。この酸化後にモニター用ウェハ上の酸化膜厚を測定する（6.2）。そして、この測定した膜厚に基づき、その膜厚変動値を抑制するようにその後の工程レシピ（工程条件表）を補正し、プロセスパラメータ補正值を算出する（6.3）。補正された工程レシピは酸化炉のプロセス制御を行う酸化炉制御部に入力され、膜厚のばらつきを抑制するようなプロセス条件の下で再度酸化が行われる（6.1）。

20 【0006】しかし、上記従来の膜厚制御では、一旦酸化処理を行った後にその構造変動を観測して補正するため、実際にプロセス変動が生じた後の補正となり、QC管理の時間間隔に応じて十分に安定したデバイス構造を得ることができなかった。一方、近年半導体デバイスの微細化の進行により、デバイス構造の微小な変動がデバイス特性に与える影響は増大しつつある。

30 【0007】一方、近年、Si基板上へエピタキシャル成長させたSi層の活用が拡大している。微細Siデバイスの場合、エピタキシャル層の膜厚の制御は構造制御上重要である。エピタキシャル工程などのCVD工程においてはSi化合物等の危険なガスを用いるため、CVD装置は非開放系として設計される。しかし、常圧CVDの場合には、開放系の場合のように環境の気圧と直接に接してはいないが、排気側は排ガス無害化装置を介して外界と間接的に接している。このため、常圧CVDでは環境の気圧が変化すると、この変化の影響を受けてチャンバー内の気圧が変化し、他の条件が同じであっても堆積膜厚変動を生じる。従って、熱酸化膜形成の場合と同様の問題が生じる。

40 【0008】他方、半導体集積回路の開発拠点と、開発された集積回路の生産拠点とは、異なる気象条件の地域に位置することが多く、また近年では、日本国外の各地に生産拠点が位置することも多い。従って、開発拠点において定められた成膜制御条件と同じ条件で膜生成を行っても、環境の気圧値が異なるために、酸化膜形成または常圧CVD膜形成による膜厚値が地域によって不均一となっていた。このため、同じデバイス構造を得るために、各地域において異なるプロセス制御パラメータ補正

が必要となり、各生産拠点における安定した量産立上げを妨げている。

【0009】上記のように大気圧が膜厚ばらつきに影響を与えることを鑑みると、さらなるプロセスの向上のためには、QCデータによるよりもさらに原因に近いところで膜厚管理をする必要が生じる。

【0010】

【発明が解決しようとする課題】上述したように従来の半導体プロセス制御では、膜厚ばらつきを抑制するために、所定の時間間隔において行われるQC管理において製造処理後に構造変動を知つて補正するため、実際にプロセス変動が生じた後の補正となり、QC管理の時間間隔に応じて十分に安定したデバイス構造を得ることができなかつた。一方、近年半導体デバイスの微細化の進行により、デバイス構造の微小な変動がデバイス特性に与える影響は増大しつつある。

【0011】他方、半導体集積回路開発拠点と生産拠点とは、異なる気象条件の地域に位置することが多い。このため、開発拠点において定められた成膜制御条件と同じ条件で膜生成を行つても、環境の気圧値が異なるために、酸化膜又は常圧CVD膜形成による膜厚値が地域によって不均一となる。

【0012】このように、大気圧が膜厚ばらつきに影響を与えることを鑑みると、QCデータによるよりもさらに原因に近いところで膜厚管理をする必要が生じる。本発明は上記課題を解決するためになされたもので、その目的とするところは、デバイス構造変動原因をプロセス処理を行う前に検知し、安定した半導体プロセスを実現する半導体プロセス制御装置及び制御方法を提供することにある。

【0013】

【課題を解決するための手段】本発明の請求項1に係る半導体プロセス制御装置は、常圧雰囲気での熱処理により半導体装置を製造する半導体製造装置内又は該装置の設置環境の気圧値を測定する手段と、前記測定された気圧値の変動によるデバイス構造変動を抑制するための熱処理時間変動値を算出する手段と、前記半導体製造装置に予め設定された熱処理時間に、前記算出された熱処理時間変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の経過後に付加して熱処理時間を補正する手段とを具備してなることを特徴とする。

【0014】また、本発明の請求項2に係る半導体プロセス制御装置は、前記半導体製造装置は酸化炉であり、前記熱処理は熱酸化であり、T分の酸化時間の熱酸化を行う場合、測定された気圧値が予め設定された気圧値のx%であるとき、熱処理時間変動値 ΔT を気圧値の変動が熱酸化膜の厚さに与える変動を補正する大きさとして与える。例えば $\Delta T = T \{1 - (x/100)\}^2 / (x/100)^2 \dots (a)$ で与えることを特徴とする。

(a) は熱酸化膜中を酸化剤が拡散することに起因して供給律速に従つて膜生成が行われる理想的の場合について求められた式である。熱酸化条件が理想的供給律速からはずれて(a)が成立しない場合には、それぞれの熱酸化条件に対応して求められる ΔT を与える。

【0015】本発明の望ましい形態は、以下に示す通りである。

(1) 热処理時間変動値を、酸化炉内が初期温度から所定の酸化温度まで昇温し、酸化温度で安定化した直後に付加する。

【0016】また、本発明の請求項3に係る半導体プロセス制御装置は、前記半導体製造装置は常圧CVD装置であり、前記熱処理は常圧CVD処理であり、T分の常圧CVDを行う場合、測定された気圧値が予め設定された気圧値のx%であるとき、熱処理時間変動値 ΔT を気圧値の変動がCVD膜の厚さに与える変動を補正する大きさとして与える。例えば $\Delta T = T \{1 - (x/100)\} / (x/100) \dots (b)$ で与えることを特徴とする。

【0017】(b)は希釈CVDにおいて、堆積膜表面における反応ガス濃度に比例して供給律速に従つて膜生成が行われる理想的の場合について求められた式である。CVD条件が理想的供給律速からはずれて(b)が成立しない場合には、それぞれのCVD条件に対応して求められる ΔT を与える。

【0018】本発明の望ましい形態は、以下に示す通りである。

(1) 热処理時間変動値を、酸化炉内が初期温度から所定の成膜温度まで昇温し、成膜温度で安定化した直後に付加する。

【0019】また、本発明の請求項4に係る半導体プロセス制御方法は、常圧雰囲気で熱処理する機能を備えた半導体製造装置を用いて半導体装置を製造するに際し、前記半導体製造装置内の気圧値を測定し、測定した気圧値に応じて該半導体製造装置に予め設定された熱処理時間に、熱処理時間の変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の経過後に付加して補正することを特徴とする。

【0020】(作用)以下、本発明の作用を図5を用いて説明する。半導体製造装置内において熱処理を行うと、製造装置内又は製造装置の設置環境の気圧値は環境の気圧値の影響を受ける。気圧値測定部51は、この環境の気圧値の影響を受けた製造装置内又はその設置環境の気圧値を測定し、測定値を熱処理時間変動値算出部52に出力する。熱処理時間変動値算出部52は、この入力された製造装置内又はその設置環境の気圧値に基づいてデバイス構造の変動を抑制する熱処理時間変動値を算出して制御部53に出力する。制御部53は、半導体製造装置の熱処理で、装置内の昇温時間を経た後の熱処理時間に熱処理時間変動値を付加して半導体プロセスを制

御する。

【0021】個々の半導体製造装置の気圧値自体を変更する制御は、複雑であり不安定さを伴う。何らかの気圧制御を伴うガス系を用いてウェハ周辺の気圧を制御する場合、プロセス上の副生成物質が配管中に堆積し、この影響により制御を正確に行なうことが困難だからである。

【0022】そこで、安定した微細な制御が可能な熱処理時間をデバイス構造ばらつきを低減するための補正プロセス制御パラメータとして用いる。補正した時間に付加した熱処理時間により熱処理を行うことにより、気圧値の影響を受けた膜厚変動を試作を作成することなく抑制することができる。また、時間の設定値の制御ばらつきは極めて小さく、圧力や温度を補正する場合と比較して高精度の補正が可能となる。また、この補正時間を所定の熱処理温度まで昇温した時間後に付加することにより、安定したプロセス時間制御が可能となる。

【0023】

【発明の実施の形態】以下、図面を参照しながら本発明の実施形態を説明する。

(第1実施形態) 図1は、本発明の第1実施形態に係る半導体プロセス制御装置の全体構成を示す図である。図

1に示すように、この半導体プロセス制御装置は開放系*

$$\Delta T = T \{ (1 - (x / 100)^2) \}$$

式(1)は熱酸化膜中を酸化剤が拡散することに起因して供給律速に従って膜生成が行われる理想的の場合について求められる式である。従って、例えばドライ酸化の初期酸化の場合等の供給律則によらない部分を含む場合等、熱酸化条件が理想的供給律速からはずれて式(1)が成立しない場合には、式(1)に限定されることなく、それぞれの熱酸化条件に対応した変動値 ΔT が与えられる。

【0027】制御部4は酸化時間変動値算出部3によって与えられた酸化時間変動値を制御部4に予め設定された酸化時間に付加してコントローラ5を制御するものであり、この制御により、酸化炉1において酸化膜厚変動を抑制するよう変動させた酸化時間で製造処理がなされる。

【0028】次に、熱酸化を行う場合の炉内の温度変化の時間制御の一例を図2に示す。図2(a)は酸化時間変動値を加えない時間制御の場合を、図2(b)は酸化時間変動値を加えた時間制御の場合を示し、横軸は時間、縦軸は炉内温度である。21はウェハ挿入し、初期温度において炉内を安定させるための保持時間、22は初期温度から所定の酸化温度までウェハの温度を昇温させるための時間、23は所定の酸化温度において酸化剤がウェハに供給される時間、24は必要に応じて不活性アーニール等その他の処理を加える場合の時間、25は常温周辺まで降温するための時間である。

【0029】本実施形態で用いたばらつき低減のための制御では、図2(b)に示すように酸化時間変動値算出

*として設計された酸化炉1をコントローラ5により制御するものであり、気圧値測定部2と、酸化時間変動値算出部3と、制御部4から構成され、これらはクリーンルーム(以下、CRと称する)内に設置される。

【0024】気圧値測定部2は環境の気圧値を測定する部分であり、CR管理機構においてCR内の気圧値を測定する部分で代行される。酸化炉1はCR内にあり、CR内の気圧は外界との差圧で管理されているためCR内の気圧は大気圧の影響を受けている。従って、気圧値測定部2はCR内検出部6の気圧値を測定することで、環境気圧値の影響を受けたデバイス構造変動の原因を検知する。

【0025】酸化時間変動値算出部3は、気圧値測定部2の測定値であるCR内の気圧に基づいて酸化時間変動値を算出する部分であり、気圧値の変動による酸化膜厚変動を抑制するような補正值を酸化条件に応じて与える。例えばT分の酸化時間の熱酸化を行う場合、気圧値測定部2で測定された気圧値が予め設定された気圧値のx%であった時、酸化時間変動値 ΔT を次の式(1)で与える。

【0026】

) / $(x / 100)^2 \cdots (1)$
部3による式(1)により算出された酸化時間変動値 ΔT を所定の23の時間への補正として与え、酸化時間を26とする。

【0030】上記実施形態に係る半導体プロセス制御装置の動作を説明する。酸化炉1内において熱酸化を行うと、酸化炉1の設置されたCR内の気圧は環境の気圧の影響を受ける。酸化炉1はCR内にありCR内の気圧は管理されているが、外界との差圧で管理されているため、CR内の気圧は環境の気圧値の影響を受ける。また、酸化炉1内の気圧はCR内の気圧だけでなく排気側の減圧値の影響を受けるが、排気側の減圧値はごく弱く、排気圧の変動の影響は環境の気圧値の変動、すなわち大気圧の変動に比較して極めて小さい。このため酸化レートは大気圧の影響を受けて変動する。従って、気圧値測定部2は酸化膜厚変動の原因であるこの環境の気圧値の影響を受けたCR内の気圧を測定し、測定値を酸化時間変動値算出部3に出力する。

【0031】酸化時間変動値算出部3は、この入力されたCR内の気圧値に基づいてデバイス構造の変動を抑制する酸化時間変動値を式(1)により算出し、制御部4に出力する。これにより、気圧変動の値によって生じる膜厚変動を抑制する酸化時間変動値を、プロセス処理を経ることなく予測することができる。

【0032】制御部4は、酸化炉1での熱酸化において、炉内の昇温時間を経た後の酸化時間に、酸化時間変動値を付加して製造処理を行うべくコントローラ5を制御する。コントローラ5は、制御部4から入力された信

号に基づき、時間の遅れなく構造ばらつきを抑制した製造処理工程を酸化炉1において行う。

【0033】図2(a)に示すように、酸化温度以下の温度で入炉されたウェハは、昇温のステップ22や一定の温度安定化時間を経て酸化雰囲気にガスが切り替えられ酸化される(23)。その後場合によってアニール工程24を経て、降温ステップ25や出炉が行われ、酸化工程が完了する。このように、入出炉中に形成される自然酸化膜の形成を回避すべく、21, 22, 25のステップに示すように入出炉温度を下げる。

【0034】酸化時間変動値によって補正された酸化時間によるプロセス制御のうち、酸化膜が主に安定に形成される過程に対応するプロセス時間成分を補正する(26)。昇温及び降温中にも酸化剤を供給する場合、昇降温中の装置内の状態は安定ではなく制御は不安定である。従って、所定の膜厚を得るための時間制御は、図2(b)に示すように主に酸化膜が形成される過程である23に対応する時間Tに酸化時間変動値 ΔT を付加することにより行われ、補正後の酸化時間は $T + \Delta T$ となる。この23に示す過程を制御の対象とすることにより、気圧ばらつきによる膜厚変動を抑制する安定したプロセス時間制御が得られる。

【0035】また、前述したように熱酸化膜の厚さは、酸化雰囲気中の酸化ガス圧、酸化温度、酸化時間等によって制御することができるが、酸化温度の不均一性は各装置の形態等毎に異なるもので、個々の条件に左右されるものである。従って、酸化温度のばらつきを低減するために装置内温度分布およびウェハ間・ウェハ内温度分布の均一性を高めることは困難である。

【0036】これに対して、ガス圧ばらつきは常圧装置の場合大気圧により左右されるものである。ここで、大気圧は個々の装置に依存せず、同じ環境内に設置された各装置に共通の要素であり、各装置における内気圧変動の共通性が高い。従って、本実施形態に示すように気圧値を検出してデバイス構造の変動値を打ち消すよう制御することにより、効率的に製品ばらつきを取り除くことができる。

【0037】図3は、気圧の微小な変動が酸化膜厚に与える影響をプロセスパラメータである酸化温度、酸化ガス圧、酸化時間変動させてシミュレーション比較した図である。950°C、dry O₂雰囲気中で酸化膜を形成し、FTP(Fast Thermal process)で昇温率100°C/分、酸化時間9.5分である。下記のパラメータばらつきを与えて感度解析シミュレーションを行ったものであり、縦軸は膜厚を示す。

【0038】酸化温度 $3\sigma = 1^\circ\text{C}$ 、O₂ガス圧 $3\sigma = 20\text{ mbar}$ 、酸化時間 $3\sigma = 1\text{ 秒}$

図3において、31は予め設定されたプロセスパラメータで形成された基準の酸化膜厚、32は酸化温度ばらつきを与えた場合の酸化膜厚、33はガス圧ばらつきを与えた場合の酸化膜厚、34は酸化時間ばらつきを与えた場合の酸化膜厚を示す。温度ばらつきとともにガス圧ばらつきに対する膜厚の感度が高く、30で±0.2nm程度のばらつきがガス圧ばらつきから生じることが分かる。この変動値はSi MOSFETの場合、±5.0mV程度のしきい電圧変動を生じ、デバイス製造における歩留り低下の原因となる。これに対して、酸化時間ばらつきを与えた場合の膜厚のばらつきは小さいため、酸化時間をプロセス制御の補正パラメータとして用いることで、高精度の補正が可能となる。

【0039】このように、気圧値測定部2によりモニタされる気圧ばらつきを検知した時点でプロセスパラメータを変更するため、膜厚ばらつきを抑制するプロセス制御を時間遅れなく行うことができ、生産時の歩留まりが向上する。また、従来のプロセス制御のようにモニターウェハを用いた微少な補正を行う作業の負荷を軽減させることができる。

【0040】また、酸化時間変動値によって補正された酸化時間によるプロセス制御のうち、酸化膜が主に安定に形成される過程に対応するプロセス時間成分を補正することにより、酸化膜厚ばらつきの生じない酸化工程を実現することができる。

【0041】さらに、時間制御のばらつきは小さいため酸化膜厚に与える影響は温度ばらつきやガス圧ばらつきに比較して少なく、酸化時間を補正パラメータとして用いることで、安定した微細なプロセス制御が可能である。

(第2実施形態) 図4は、本発明の第2実施形態に係る半導体プロセス制御装置の全体構成を示す図である。図4に示すように、この半導体プロセス制御装置は非開放系として設計された常圧エピタキシャル成長CVD装置41をコントローラ45により制御するものであり、気圧値測定部42、堆積時間変動値算出部43、制御部44から構成される。この常圧エピタキシャル成長CVD装置41は非開放系であり、外界と装置41内は直接には接していないが、CVDの際に導入されたガスの排気用に設けられた排ガス無害化装置46を介して外界と間接的に接している。

【0042】気圧値測定部42は、デバイス構造変動の原因である環境の気圧の影響を受けたCVD装置41の設置環境、すなわちCVDチャンバー内の気圧値を測定する部分である。

【0043】堆積時間変動値算出部43は、気圧値測定部42で得られた気圧値の変動による堆積膜厚変動を抑制するような堆積時間変動値を工程条件に応じて与える部分である。例えば希釈ガスとして80%のN₂を用い、塩化シラン系のガスを用いて常圧エピタキシャル成長を行う場合、T分のエピタキシャル成長を行う時、気圧値測定部42で測定された気圧値が予め設定された気圧値のx%であった時、堆積時間変動値を次の式(2)

で与える。

$$\Delta T = T \left[1 - \left(x / 100 \right) \right] / \left(x / 100 \right) \cdots (2)$$

式(2)は希釈CVDにおいて、堆積後膜表面における反応ガス濃度に比例して供給律速に従って膜生成が行われる理想的場合について求められた式である。従って、反応ガスの濃度がより高い場合の反応律速の成膜条件等、CVD条件が理想的供給律速からはずれて式(2)が成り立たない場合には式(2)に限定されることなく、それぞれのCVD条件に対応して求められる ΔT を与える。

【0045】制御部44は、堆積時間変動値算出部43によって与えられた堆積時間変動値を制御部44に予め設定された堆積時間に付加してコントローラ45を制御するものであり、この制御部44による制御により、常圧CVD装置41において膜厚変動を抑制するよう変動させた堆積時間で製造処理がなされる。

【0046】常圧エピタキシャル成長CVD装置41における時間制御は、図2の熱酸化膜形成の場合に応じて説明できる。21はチャンバ内にウェハを挿入後、チャンバ内の状態を安定化させるための保持時間に、22は所定の温度まで装置内の温度を高めるための昇温時間、24は所定の温度で炉内を安定させるための保持時間に、23は塩化シラン系反応ガスをチャンバ内に導入する反応時間に、25は常温周辺の温度まで降温する時間にそれぞれ対応する。

【0047】本実施形態では、反応ガスをチャンバ内に導入する所定の時間23に対し、堆積時間変動値算出部43によって与えられた堆積時間変動値を用いて補正を加え、図2(b)の26に対応する補正後の反応時間を用いてCVD処理を行う。

【0048】上記実施形態に係る半導体プロセス制御装置の動作を説明する。常圧エピタキシャル成長CVD装置41内においてCVDを行うと、CVD装置41は排ガス無害化装置46を介して外界と間接的に接しているためCVD装置41内の内圧は環境の気圧値の影響を受ける。気圧値測定部42はCVD膜厚変動の原因であるこの気圧値の影響を受けた内圧を測定し、測定値を堆積時間変動値算出部43に出力する。

【0049】堆積時間変動値算出部43は、この入力された気圧値に基づいてデバイス構造の変動を抑制する堆積時間変動値を式(2)により算出し、制御部44に出力する。これにより、気圧変動の値によって生じるCVD膜厚変動を抑制する堆積時間変動値を、試作を経ることなく予測することができる。

【0050】制御部44は、常圧エピタキシャル成長CVD装置41のCVDにおいて、チャンバー内の昇温時間を経た後の堆積時間に、堆積時間変動値を付加して製造処理を行うべくコントローラ45を制御する。コントローラ45は、制御部44から入力された信号に基づいて時間の遅れなく構造ばらつきを抑制した製造処理工程

* * 【0044】

をCVD装置41において行う。

【0051】堆積時間変動値算出部43によって得られた補正值によって補正された時間によるプロセス制御のうち、CVD膜が主に安定に形成される過程に対応するプロセス時間成分を補正することにより実現し、CVD膜厚ばらつきの生じないCVD工程を実現することができる。

10 【0052】このように、気圧値測定部42を用いることにより、モニターウェハを用いた従来の間接的な制御方法に比べて、直接にばらつき原因の値を求めて制御することができ、より高精度に膜厚ばらつきを抑制することができる。また、堆積時間変動値算出部43により原因の変動に連動して即時に堆積時間補正値を得られるため、時間遅れなく堆積時間補正を行えることができる。さらに、制御部44により、従来のモニターウェハを用いたプロセス条件での微少な補正を行う作業の負荷を軽減させることができる。

20 【0053】また、一般に高精度な膜厚制御が必要な多くの場合には減圧CVDが行われるが、本実施形態に係る半導体プロセス制御装置により、減圧の場合よりも単純な構成の装置である常圧CVD装置を、高精度な膜厚制御を必要とする場合にも用いることができる。これにより、膜形成プロセスを行う際に減圧で行う必要がないため、プロセス時間を短縮でき、安定した構造の集積回路を減圧の場合よりも安価に製作できる。

【0054】なお、本実施形態においては常圧エピタキシャル成長CVD装置に適用する場合を示したが、大気圧の影響を受ける常圧CVD装置であれば何でも良い。また、上記第1、2実施形態ではそれぞれ製造処理時間変動値を式(1)、(2)により与える場合を示したが、成膜過程において反応の性質が変化する場合には、反応の性質に応じて式(1)と式(2)を選択して製造処理時間変動値を得ることも可能である。

【0055】また、常圧CVD装置や熱酸化炉に限定されず、大気圧の影響を受ける熱処理装置であれば熱処理時間変動値を与える式を経験等に基づいて与えることで、拡散装置等にも適用可能である。

40 【0056】また、気圧値の変動によるデバイス構造変動を抑制する製造処理時間変動値をプロセス条件に依存して数値テーブルによって与えることも可能である。この場合、成膜過程において反応の性質が不明である場合に、気圧値の変動によるデバイス構造変動を実験的に求め、実験結果データを保存して用いる場合に、気圧値の変動による膜厚変動を抑制するプロセス時間補正値を得ることができる。

(第3実施形態) 第3実施形態は、半導体メモリ製造プロセスの開発と製造拠点への製造技術移転に関する。すなわち、半導体メモリをまず開発拠点において製造し、

この際に開発された製造プロセスにより製造拠点に技術移転を行い、製造拠点において同様に製造を場合に関するものである。以下、半導体メモリを形成するMOSFETのゲート酸化膜を形成する場合を例に説明する。

【0057】まず、開発拠点において基準となるCR内気圧値を定め、この気圧値に基づいてMOSFETのゲート酸化膜厚値を定める。ゲート酸化を行う酸化炉に

(A) 開発拠点のCR内気圧変動値を測定する気圧値測定部と、(B) この変動値によって生じるゲート酸化膜厚値の変動値を算出する酸化時間変動値算出部と、

(C) (B)で得られた補正值によって補正された酸化時間を用いて酸化を行う酸化工程制御を酸化炉において実現させる制御部とを設置する。なお、これら(A)～(C)は、上記第1実施形態における気圧値測定部2、酸化時間変動値算出部3、制御部4に対応する。

【0058】開発拠点において、(A)～(C)を用いて半導体メモリ製造プロセスの開発を行い、(B)で算出された補正值によって補正された酸化時間を用いてゲート酸化を行った場合に、この補正による他のデバイス構造パラメータの変動の大きさが回路特性に不安定性を与えないようプロセスパラメータ設定を行う。

【0059】このように半導体プロセスの開発が行われた後、製造拠点への製造技術移転を行う際に、製造拠点において(A')製造拠点のCR内気圧値を求める部分を新たに設ける。また、開発拠点において用いたものと同じ(B)及び(C)を用いて、製造技術立上げを行う。この製造技術立ち上げにおいては、従来のように試行錯誤の下で最適な制御パラメータを求める必要がなく、(A')により製造拠点のCR内基準値のみ求めれば、開発拠点と同様に早期に製造の立ち上げを行うことができる。

【0060】これにより、複数の地域の環境の気圧値の差に基づくデバイス構造の差による集積回路特性のばらつきを抑制して、開発拠点において開発された製造プロセスの製造拠点への移転を早期に実現できる。なお、ゲート酸化膜形成プロセスのみならずCVD等の熱処理を行う工程であれば本発明を適用可能である。

* 【0061】

【発明の効果】以上説明したように本発明に係る半導体プロセス制御装置及び制御方法によれば、環境の影響を受けた気圧値を測定することでデバイス構造変動原因を試作を行う前に検知し、この検知した気圧変動値に基づいて熱処理時間変動値を半導体製造装置内の昇温時間経過後に付加して熱処理を行うことで、気圧値の影響を受けた膜厚変動を試作を作成することなく抑制することができ、時間遅れのない安定したプロセス時間制御が可能となる。

【0062】また、高精度で制御可能な熱処理時間を半導体プロセス制御の補正パラメータとして用いるため、パラメータのばらつきに対して感度が低く制御が容易となる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る酸化炉制御装置の全体構成を示す図。

【図2】同実施形態における炉内温度を示す図。

【図3】プロセスパラメータのばらつきが膜厚に与える影響を示す図。

【図4】本発明の第2実施形態に係る常圧エピタキシャル成長CVD制御装置の全体構成を示す図。

【図5】本発明の骨子を説明する図。

【図6】従来の膜厚制御の工程を説明する図。

【符号の説明】

1…酸化炉

2, 42…気圧値測定部

3…酸化時間変動値算出部

4, 44…制御部

5, 45…コントローラ

31…基準の酸化膜厚さ

32…酸化温度ばらつきによる酸化膜厚さ

33…ガス圧ばらつきによる酸化膜厚さ

34…酸化時間ばらつきによる酸化膜厚さ

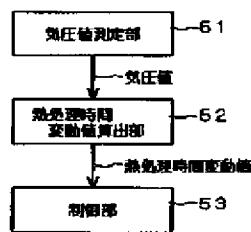
41…常圧エピタキシャル成長CVD装置

43…堆積時間変動値算出部

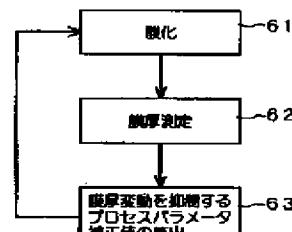
46…排ガス無害化装置

*

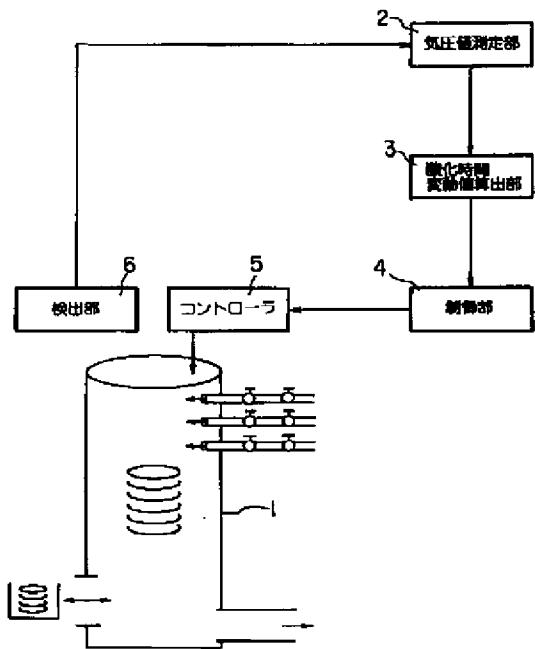
【図5】



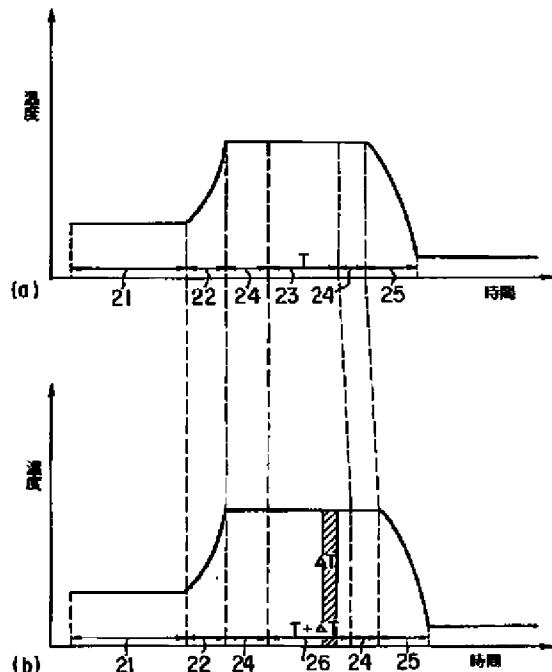
【図6】



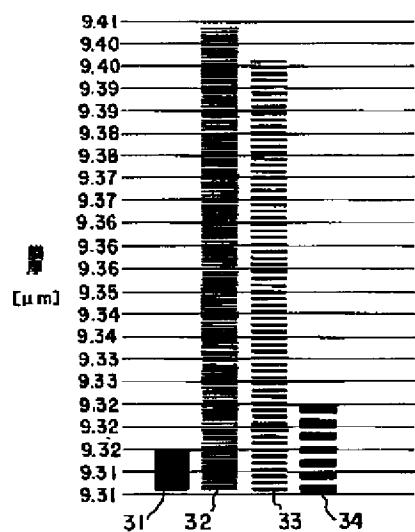
【図1】



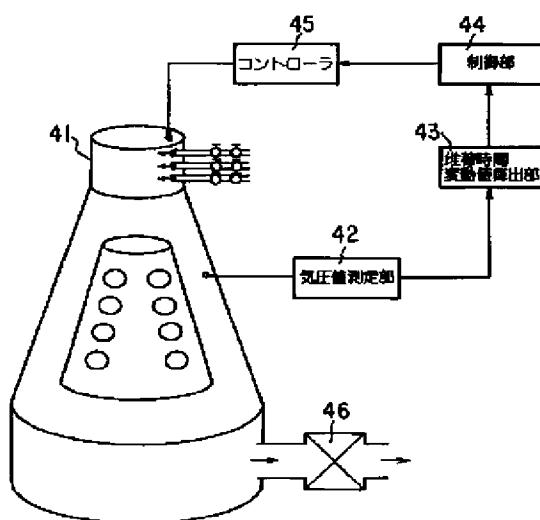
【図2】



【図3】



【図4】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成15年2月28日(2003.2.28)

【公開番号】特開平11-186249

【公開日】平成11年7月9日(1999.7.9)

【年通号数】公開特許公報11-1863

【出願番号】特願平9-355428

【国際特許分類第7版】

C07K 14/415 ZNA

A61K 38/00 ABF

39/36

// C12N 15/09

C12P 21/02

(C12P 21/02

C12R 1:19)

(C12P 21/02

C12R 1:125)

(C12P 21/02

C12R 1:865)

(C12P 21/02

C12R 1:91)

H01L 21/31

C23C 16/52

H01L 21/205

【F I】

C07K 14/415 ZNA

A61K 39/36

C12P 21/02 C

H01L 21/31 E

C23C 16/52

H01L 21/205

【手続補正書】

【提出日】平成14年11月27日(2002.11.27)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】大気圧の影響を受ける雰囲気での熱処理により半導体装置を製造する半導体製造装置内又は該装置の設置環境の気圧値を測定する手段と、前記測定された気圧値の変動によるデバイス構造変動を抑制するための熱処理時間変動値を算出する手段と、前記半導体製造装置に予め設定された熱処理時間に、前記算出された熱処理時間変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の

経過後に付加して熱処理時間を補正する手段とを具備してなることを特徴とする半導体プロセス制御装置。

【請求項2】前記半導体製造装置は酸化炉であり、前記熱処理は熱酸化であり、T分の酸化時間の熱酸化を行う場合、測定された気圧値が予め設定された気圧値の平均値のx%であるとき、熱処理時間変動値 ΔT を $\Delta T = T \{1 - (x/100)^2\} / (x/100)^2$ に基づいて与えることを特徴とする請求項1記載の半導体プロセス制御装置。

【請求項3】前記半導体製造装置は常圧CVD装置であり、前記熱処理は常圧CVD処理であり、T分の常圧CVDを行う場合、測定された気圧値が予め設定された気圧値のx%であるとき、熱処理時間変動値 ΔT を $\Delta T = T \{1 - (x/100)\} / (x/100)$ に基づいて与えることを特徴とする請求項1記載の半導

体プロセス制御装置。

【請求項4】大気圧の影響を受ける雰囲気で熱処理する機能を備えた半導体製造装置を用いて半導体装置を製造するに際し、

前記半導体製造装置内又は該装置の設置環境の気圧値を測定し、測定した気圧値に応じて該半導体製造装置に予め設定された熱処理時間に、熱処理時間の変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の経過後に付加して補正することを特徴とする半導体プロセス制御方法。

【請求項5】大気圧の影響を受ける雰囲気での熱処理により半導体装置を製造する半導体製造装置と、該装置内又は該装置の設置環境の気圧値を測定する手段と、

前記測定された気圧値の変動によるデバイス構造変動を抑制するための熱処理時間変動値を算出する手段と、前記半導体製造装置に予め設定された熱処理時間に、前記算出された熱処理時間変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の経過後に付加して熱処理時間を補正する手段と、を具備してなることを特徴とする半導体プロセス制御システム。

【請求項6】大気圧の影響を受ける雰囲気での熱酸化により半導体装置を製造する熱酸化炉と、該熱酸化炉又は該熱酸化炉の設置環境の気圧値を測定する手段と、

前記測定された気圧値を用いたシミュレーションにより熱酸化による酸化膜厚を算出する手段と、気圧値の変動による酸化膜厚変動を抑制するために酸化時間をプロセス制御の補正パラメータとして用いて熱処理時間変動値を算出する手段と、前記熱酸化炉に予め設定された熱処理時間に、前記算出された熱処理時間変動値を初期温度から所定の熱処理温度まで前記熱酸化炉内を昇温させる時間の経過後に付加して熱処理時間を補正する手段と、を具備してなることを特徴とする半導体プロセス制御システム。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正内容】

【0013】

【課題を解決するための手段】本発明に係る半導体プロセス制御装置は、大気圧の影響を受ける雰囲気での熱処理により半導体装置を製造する半導体製造装置内又は該装置の設置環境の気圧値を測定する手段と、前記測定された気圧値の変動によるデバイス構造変動を抑制するための熱処理時間変動値を算出する手段と、前記半導体製造装置に予め設定された熱処理時間に、前記算出された

熱処理時間変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の経過後に付加して熱処理時間を補正する手段とを具備してなることを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】また、別の本発明に係る半導体プロセス制御装置は、前記半導体製造装置は酸化炉であり、前記熱処理は熱酸化であり、T分の酸化時間の熱酸化を行う場合、測定された気圧値が予め設定された気圧値のx%であるとき、熱処理時間変動値 ΔT を気圧値の変動が熱酸化膜の厚さに与える変動を補正する大きさとして与える。例えば $\Delta T = T \{1 - (x/100)^2\} / (x/100)^2 \dots (a)$ で与えることを特徴とする。(a)は熱酸化膜中を酸化剤が拡散することに起因して供給律速に従って膜生成が行われる理想的の場合について求められた式である。熱酸化条件が理想的供給律速からはずれて(a)が成り立たない場合には、それぞれの熱酸化条件に対応して求められる ΔT を与える。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】また、別の本発明に係る半導体プロセス制御装置は、前記半導体製造装置は常圧CVD装置であり、前記熱処理は常圧CVD処理であり、T分の常圧CVDを行いう場合、測定された気圧値が予め設定された気圧値のx%であるとき、熱処理時間変動値 ΔT を気圧値の変動がCVD膜の厚さに与える変動を補正する大きさとして与える。例えば $\Delta T = T \{1 - (x/100)\} / (x/100) \dots (b)$ で与えることを特徴とする。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】また、別の本発明に係る半導体プロセス制御方法は、大気圧の影響を受ける雰囲気で熱処理する機能を備えた半導体製造装置を用いて半導体装置を製造するに際し、前記半導体製造装置内の気圧値を測定し、測定した気圧値に応じて該半導体製造装置に予め設定された熱処理時間に、熱処理時間の変動値を初期温度から所定の熱処理温度まで前記半導体製造装置内を昇温させる時間の経過後に付加して補正することを特徴とする。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正内容】

【0038】酸化温度 $3\sigma = 1^{\circ}\text{C}$ 、 O_2 ガス圧 $3\sigma = 2.0 \text{ mbar}$ 、酸化時間 $3\sigma = 1$ 秒図3において、31は予め設定されたプロセスパラメータで形成された基準の酸化膜厚、32は酸化温度ばらつきを与えた場合の酸化膜厚、33はガス圧ばらつきを与えた場合の酸化膜厚、34は酸化時間ばらつきを与えた場合の酸化膜厚を示す。温度ばらつきとともにガス圧ばらつきに対する膜厚の感度が高く、 3σ で $\pm 0.2 \text{ nm}$ 程度のばらつきがガス圧ばらつきから生じることが分かる。この変動値はSi-MOSFETの場合、 $\pm 50 \text{ mV}$ 程度のしきい電圧変動を生じ、デバイス製造における歩留り低下の原因となる。これに対して、酸化時間ばらつきを与えた場合の膜厚のばらつきは小さいため、酸化時間をプロセス制御の補正パラメータとして用いることで、高精度の補正が可能となる。

【手続補正7】

【補正対象書類名】図面

【補正対象項目名】図3

【補正方法】変更

【補正内容】

【図3】

